

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 02020135 A

(43) Date of publication of application: 23.01.90

(51) Int. Cl. H04J 3/06

(21) Application number: 63170092

(22) Date of filing: 08.07.88

(71) Applicant: FUJITSU LTD TOKYO TSUSHIN  
NETSUTOWAAKU KK OKI  
ELECTRIC IND CO LTD NEC  
CORP HITACHI LTD(72) Inventor: HAYASHI TAKUMI  
SAKAI TOMIO  
TAKAHASHI HIROAKI  
MOCHIZUKI TAKASHI  
SATO KENICHI  
SHIROMIZU YASUBUMI  
KAMEGOME MASAMICHI

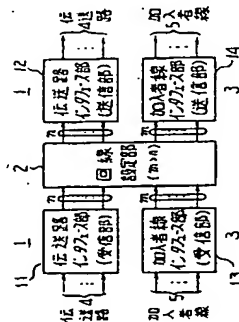
## (54) SYNCHRONIZING MULTIPLE CONVERTER

## (57) Abstract:

**PURPOSE:** To reduce the empty transmission line capacity (number of lines) able to be generated by a signal from a subscriber line probabilistically and to increase the line capacity of the subscriber line only for the part by making the subscriber line side line capacity of a line setting part larger than a transmission line side line capacity.

**CONSTITUTION:** A transmission line interface part 1 to provide a receiving part 11 and a transmitting part 12, a receiving part 13 and a transmitting part 14 are provided. A subscriber line interface part 3 having the line capacity larger than the line capacity of the transmission line interface part 1 and a line setting part 2 are provided. The line setting part 2 is between both interface parts 1 and 3, has the memory capacity of the sum of the line capacity of both interface parts 1 and 3, stores the data from respective interface parts to a prescribed address for a handling group, reads the data and sets the transmission line or the subscriber line to be sent. Since the line capacity of a subscriber line 5 is larger than the line capacity of a transmission line 4, when the signal from the subscriber line, in which the empty condition occurs many times ordinarily, is transmitted to the transmission line, the empty line at the transmission line side can be reduced.

COPYRIGHT: (C) 1990, JPO&amp;Japio



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A) 平2-20135

⑫ Int.Cl.

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)1月23日

H 04 J 3/06

C 6914-5K

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 同期多重変換装置

⑮ 特 願 昭63-170092

⑯ 出 願 昭63(1988)7月8日

⑰ 発 明 者 林 巧 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内  
⑱ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地  
⑲ 出 願 人 東京通信ネットワーク株式会社 東京都港区赤坂7丁目10番20号  
⑳ 出 願 人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号  
㉑ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
㉒ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地  
㉓ 代 理 人 弁理士 茂泉 修司  
最終頁に続く

印月 和日 西暦

3. 発明の詳細な説明

(概 要)

1. 発明の名称 同期多重変換装置

伝送路インタフェース部と、回線設定部と、加入者線インタフェース部とで構成される同期多重変換装置に関し、

2. 特許請求の範囲

加入者信号を伝送する際の伝送路を効率的に使用できるようにすることを目的とし、

受信部及び送信部を備えた伝送路インタフェース部(1)と、

受信部及び送信部を備えた伝送路インタフェース部と、受信部及び送信部を備え、該伝送路インタフェース部の回線容量より大きい回線容量を有する加入者線インタフェース部(2)と、同インタフェース部(1)の間において同インタフェース部(1)の回線容量の和の記憶容量を有し、各インタフェース部からのデータをハンドリング・グループ毎に所定アドレスに格納するとともに該データを読み出して送出すべき伝送路又は加入者線を設定する回線設定部(3)と、を備えたことを特徴とする同期多重変換装置。

受信部及び送信部を備え、該伝送路インタフェース部(1)の回線容量より大きい回線容量を有する加入者線インタフェース部(2)と、

同インタフェース部(1)の間において同インタフェース部(1)の回線容量の和の記憶容量を有し、各インタフェース部からのデータをハンドリング・グループ毎に所定アドレスに格納するとともに該データを読み出して送出すべき伝送路又は加入者線を設定する回線設定部(3)と、

を備えたことを特徴とする同期多重変換装置。

(産業上の利用分野)

本発明は、同期多重変換装置に関し、特に伝送

路インタフェース部と、回線設定部と、加入者線インタフェース部とで構成される同期多重変換装置に関するものである。

加入者線と伝送路とを接続する同期多重変換装置においては、両者を効率的、経済的に振り分けて接続する回線設定機能が必要とされる。

#### (従来の技術)

従来の同期多重変換装置は、第1図に示すように、伝送路インタフェース部1と、回線設定部2と、加入者線に設置される加入者線インタフェース部(又は局内インタフェース部)3とで構成されており、伝送路インタフェース部1は、伝送路4からの信号を受信して回線設定部2への入力信号に変換するための受信部11と回線設定部2の出力信号を伝送路信号に変換して送出する送信部12とを含み、加入者インタフェース部3も同様にして加入者線5からの信号を終端して回線設定部2への入力信号に変換するための受信部13と回線設定部2の出力信号を加入者線信号に変換

して加入者線へ送出する送信部14とを含んでいる。また、回線設定部2の伝送路側回線数と加入者線側回線数とは同数(n)である。

このような同期多重変換装置の動作においては、伝送路4からの信号を伝送路インタフェース受信部11で受けて回線設定部2への信号に多重化して回線設定部2に入力すると、回線設定部2では加入者線5に対する回線設定をして加入者線インタフェース送信部14に送出し、この加入者インタフェース送信部14では、回線接続部2の出力信号を分離し加入者フレームを構成して加入者線5に送出する。

また、加入者線5からの加入者線信号は加入者インタフェース受信部13で回線設定部2への信号として多重化され、これにより回線設定部2では回線設定を行って伝送路インタフェース送信部12に送出する。伝送路インタフェース送信部12では回線設定部2の出力信号を分離し伝送路フレームを構成して伝送路信号として伝送路4に送出する。

実現することを目的とする。

#### (課題を解決するための手段)

本発明では、加入者線側においては、実際に使用している回線の数が少ないことに着目したものである。

上記の目的を達成するため、本発明に係る同期多重変換装置では、第1図に原理的に示すように、受信部11及び送信部12を備えた伝送路インタフェース部1と、受信部13及び送信部14を備え、伝送路インタフェース部1の回線容量より大きい回線容量を有する加入者線インタフェース部3と、両インタフェース部1、3間にあって両インタフェース部1、3の回線容量の和の記憶容量を有し、各インタフェース部からのデータをハンドリング・グループ毎に所定アドレスに格納するとともに該データを読み出して送出すべき伝送路又は加入者線を設定する回線設定部2とを備えている。

#### (発明が解決しようとする課題)

このような従来の装置では、加入者線側インタフェース部には一定の回線容量を持たせているが、加入者がこの回線容量を全て使用することは殆ど無く空き回線が有ることが多いにもかかわらず、回線設定部の伝送路側回線数と加入者線側回線数とが同じであり、従って加入者線の空き回線は伝送路側についても空き回線となる。

即ち、第8図に概略的に示すように、回線設定部2に入力される加入者線信号と伝送路側へ出力される信号の回線数が同じであるため、加入者線の空きデータがある場合、伝送路側に空き回線が生ずることとなる。

従って、伝送路インタフェース部を有効に活用できず、回線設定部の機能を有効に活用することができないという問題点があった。また、かかる場合には、加入者の収容数の割りにハードウェア規模が大きくなるという問題点もあった。

従って、本発明は、加入者信号を伝送する際の伝送路を効率的に使用できる同期多重変換装置を

## (作 用)

本発明の同期多重変換装置では、伝送路4から加入者線5への信号又は加入者線5から伝送路4への信号を各インタフェース部1、3並びに回線設定部2を介して交換するが、加入者線5の回線容量が伝送路4の回線容量より大きくとってある。これを等価回線数として示すと第1図に示した如く、伝送路4の回線数を $n$ 、加入者線5の回線数を $m$ とすると、 $n < m$ の関係にある。

従って、第2図に示すように、通常空き状態が生ずることの多い加入者線からの信号を伝送路に伝送する場合に伝送路側の空き回線を減少させることができ、効率的な回線設定を行うことができる。

## (実 施 例)

第3図は、第1図に示した本発明の同期多重変換装置の一実施例を示しており、この実施例では、6 Mb/sの高速伝送路を3本用意し、2 Mb/sの高速加入者線を20本用意している。この結果、回線

の加入者線インタフェース21、～21..で変換された信号を多重化する多重化部(MUX)22とで構成され、送信部14は、回線設定部2の出力信号を分離する分離部(DMUX)23と、この分離部23からの分離信号を各々加入者線5、～5..に送出する加入者線インタフェース(2M・1F)24、～24..とで構成されている。また、回線設定部2は、データメモリ(DM)15と、読出又は書込用のアドレス制御メモリ(ACM)16とで構成され、データメモリ15は、入力信号をアドレス制御メモリ16(これには、データメモリ15の交換経路に関するデータが記憶されている)の制御下で任意の回線及びタイムスロットに出力することをハンドリング・グループ(HG)単位に行う。上記のように、回線設定部2は、伝送路インタフェースに対して3本分、加入者インタフェースに対して5本分の計8本分の入出力端子数を有している。

第4図に示す構成の伝送路インタフェースフレームは、16個のハンドリング・グループHC毎

容量は、伝送路側が $6 \text{ Mb/s} \times 3 = 18 \text{ Mb/s}$ であるのに対して加入者線側は $2 \text{ Mb/s} \times 20 = 40 \text{ Mb/s}$ となり、加入者線側の回線容量を大きくしている。

また、伝送路インタフェース部1は伝送路インタフェース受信部11と伝送路インタフェース送信部12とで構成され、更に受信部11は、伝送路4、～4..からの信号をそれぞれ終端する伝送路インタフェース(5M・1F)6、～6..と、これらの伝送路インタフェース6、～6..で変換された信号を多重化する多重化部(MUX)7とで構成され、送信部12は、回線設定部2の出力信号を分離する分離部(DMUX)8と、この分離部8からの分離信号をそれぞれ伝送路4、～4..に送出する伝送路インタフェース(5M・1F)9、～9..とで構成されている。加入者線インタフェース部3は、加入者線インタフェース受信部13と加入者線インタフェース送信部14とで構成され、更に受信部13は、加入者線5、～5..からの信号をそれぞれ終端する加入者線インタフェース(2M・1F)21、～21..と、これら

に伝送路インタフェース6、～6..の出力又は伝送路インタフェース9、～9..の入力となるものであり、第5図に示す構成の加入者インタフェースフレームは5個のハンドリング・グループHC毎に加入者線インタフェース21、～21..の出力又は加入者線インタフェース24、～24..の入力となるものである。

次に、上記の実施例の動作を説明する。説明を簡単なものとするため、第6図に示すように、伝送路を「2」回線とし、加入者線を「3」回線とする。

加入者線インタフェース部13の多重化部22には3回線からハンドリング・グループd、e、空のデータが入力され、ここで装置全体のマスタクロックに同期させて多重化し信号S1としてデータメモリ15に送られる。

データメモリ15では、信号S1からどのインタフェース21、～21..のどのハンドリング・グループのデータかを判別することができ、これに応じて対応するアドレスに格納される(このと

6、伝送路からの信号S2も同様にして振り分けられて格納される)。

このデータメモリ15のデータ読出はメモリ16のメモリ内容に従って行われ、図示のように伝送路インタフェース部12の分離部8には信号S3が送られ、加入者インタフェース部14の分離部23には信号S4が送られてそれぞれ分離されて対応するインタフェースに送られる。尚、メモリ16のメモリ内容を変更することにより加入者線-伝送路間の回線設定を変更することができる。

このような動作は伝送路から加入者線への信号の場合についても同様に行われる。

このようにして、統計では1/2という結果が出ているように、実際に使用している回線の割合が少ない加入者線に対する伝送路の回線容量を軽減している。

#### 【発明の効果】

このように、本発明の同期多重変換装置によれば、回線設定部の加入者線側回線容量を伝送路側

回線容量より大きくとるように構成したので、簡単に加入者線からの信号により生じ得る空き回線の伝送路容量(回線数)を減少させることが可能となり、伝送路容量を減少させた分だけ加入者線の回線容量を増やすことができるという効果がある。

#### 4. 図面の簡単な説明

第1図は本発明に係る同期多重変換装置を原理的に示すブロック図、

第2図は本発明に係る同期多重変換装置の動作を説明するための図、

第3図は本発明に係る同期多重変換装置の一実施例を示すブロック図、

第4図は伝送路インタフェースのフレーム構成を示す図、

第5図は加入者線インタフェースのフレーム構成を示す図、

第6図は本発明に係る同期多重変換装置の実施例の動作を説明するための図、

第7図は従来の同期多重変換装置を概念的に示

したブロック図、

第8図は従来例の動作説明図、である。

第1図において、

1…伝送路インタフェース部、

2…回線設定部、

3…加入者線インタフェース部、

4…伝送路、

5…加入者線、

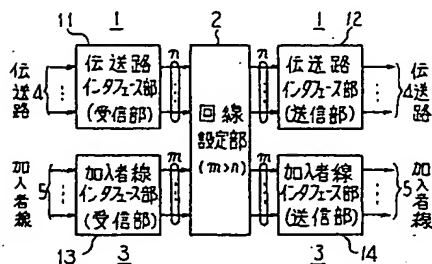
11…伝送路インタフェース受信部、

12…伝送路インタフェース送信部、

13…加入者線インタフェース受信部、

14…加入者線インタフェース送信部。

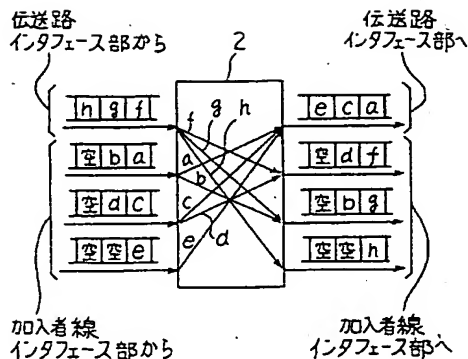
図中、同一符号は同一又は相当部分を示す。



本発明の原理図

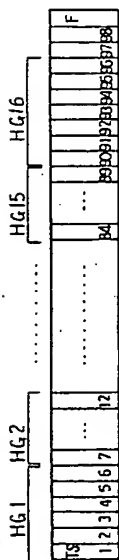
第1図

代理人 弁理士 茂 泉 修 司



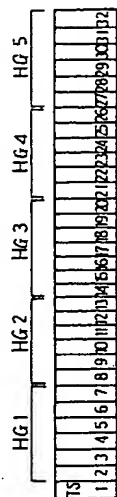
本発明の動作説明図

第2図



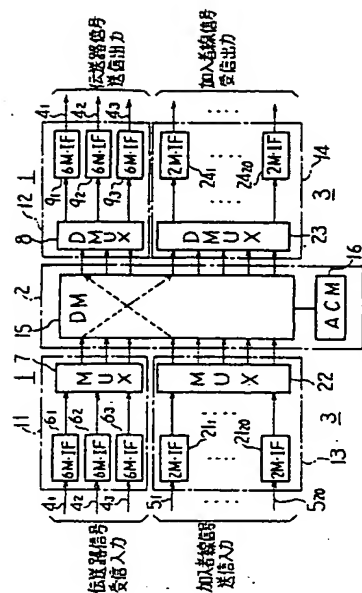
伝送路インタフェース部構成図

第4図



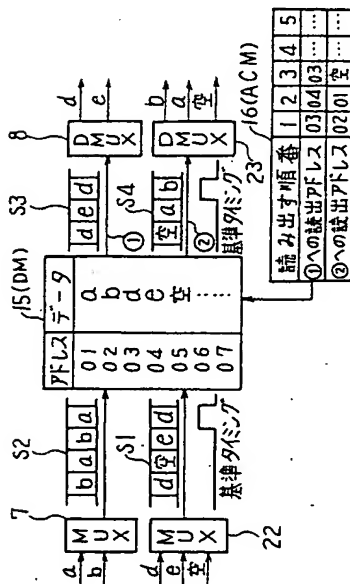
加入者線側インタフェース部構成図

第5図



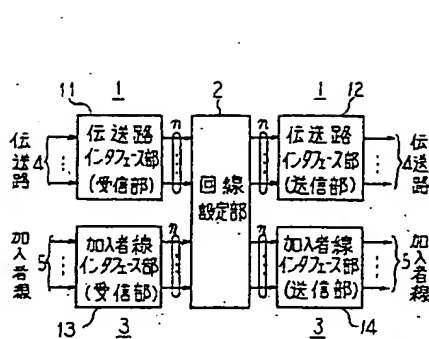
本発明の一実施例

第3図

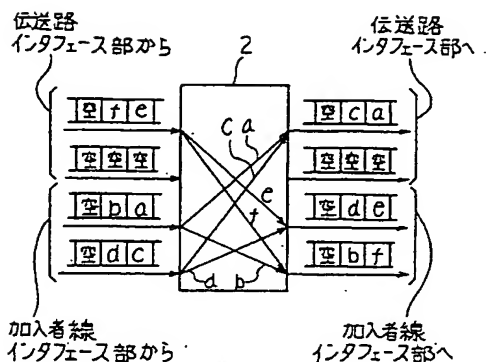


実施例の動作説明図

第6図



従来例  
第7図



従来例の動作説明図

第8図

第1頁の続き

⑦発明者	酒井 富夫	東京都港区赤坂7丁目10番20号	東京通信ネットワーク株式会社内
⑧発明者	高橋 宏明	東京都港区赤坂7丁目10番20号	東京通信ネットワーク株式会社内
⑨発明者	望月 隆	東京都港区赤坂7丁目10番20号	東京通信ネットワーク株式会社内
⑩発明者	佐藤 慈一	東京都港区虎ノ門1丁目7番12号	沖電気工業株式会社内
⑪発明者	白水 泰文	東京都港区芝5丁目33番1号	日本電気株式会社内
⑫発明者	河辺 正道	神奈川県横浜市戸塚区戸塚町216番地	株式会社日立製作所戸塚工場内